

⑫ 公開特許公報(A)

昭63-23206

⑬ Int.Cl.⁴
G 11 B 5/09識別記号 庁内整理番号
C-8322-5D
J-8322-5D
W-8322-5D

⑭ 公開 昭和63年(1988)1月30日

審査請求 有 発明の数 2 (全14頁)

⑮ 発明の名称 データ記憶装置

⑯ 特 願 昭62-110900

⑰ 出 願 昭62(1987)5月8日

優先権主張 ⑱ 1986年6月11日 ⑲ 米国(US) ⑳ 872793

㉑ 発 明 者 トーマス・チャール アメリカ合衆国ミネソタ州ロチェスター、ノースウエ
ズ・クリステンセン ト・イレブンス・アベニュー2129番地㉒ 発 明 者 ジョナサン・ダーレ アメリカ合衆国ミネソタ州ロチェスター、ノースイース
トル・コーカー ト・ファイフス・ストリート1605番地㉓ 出 願 人 インターナショナル・ アメリカ合衆国10504、ニューヨーク州 アーモンク(番
ビジネス・マシーン 地なし)㉔ 代 理 人 ザ・コーポレーション
弁理士 岡田 次生 外1名

最終頁に続く

明 細 書

1. 発明の名称 データ記憶装置

2. 特許請求の範囲

(1) 平行トラックにデータが記憶されるデータ記憶装置において、直列データ読取信号が所与の期間に最小電圧変化(ΔV)を有していることを判定する回路を有し、上記判定回路は、複数の ΔV の値を発生する手段と、

上記媒体の表面上の1つのトラックから読取られた読取信号を照合するために上記複数の ΔV の値の1つを用い、上記媒体の同一表面上のもう1つのトラックから読取られた読取信号を照合するために上記複数の ΔV の値のもう1つを用いる手段とを有する、データ記憶装置。

(2) 複数の上記平行トラックは複数の接続帯域に分割されており、各帯域ごとに上記複数の ΔV の値の1つが選択されている特許請求の範囲(1)のデータ記憶装置。

(3) 磁気変換ヘッドを用いてデータ記憶媒体上の

平行トラックにデータを記憶させる磁気データ記憶装置であって、磁気変換ヘッドのコイルに書込電流を与える回路は、複数の書込電流値を発生する手段と、第1のトラックにデータを記録するために上記複数の書込電流値の1つを使用し、第2のトラックにデータを記録するために上記複数の書込電流値のもう1つを使用する手段とを備える磁気データ記憶装置。

3. 発明の詳細な説明

A. 産業上の利用分野

本発明は、回転するメモリに係り、更に具体的に云えば、磁気ディスク駆動システムに於て直列データを処理する回路に係る。

B. 従来技術

データ記憶装置は、2つの面で、絶えず改善を迫られている。その1つは、記憶密度を増加させるための絶え間ない努力であり、もう1つは、より高速の構成素子又は改良された技術により応答時間を減少させるための絶え間ない開発である。

記憶密度は、ビット密度を増加させそしてデー

タ・トラックの幅及び間隔をより狭くすることによって増加される。それらの変化は、ビット・ドメインの寸法を減少させる。その結果、これ迄達成された信頼性の標準と同じ標準を維持するためには、読取及び書込能力をより高いレベルの性能に高めることが必要になる。

駆動装置の性能を最適化するために考慮される特性には、書込動作モード中に変換器に供給される書込電流と、読取モード中にチャンネル上のデータ信号及び雑音信号を識別するために用いられる、単位時間当りの電圧変化の閾値である ΔV とがある。従来は、最適な性能を得るためにそれらの両方の値を設定することが通常行われている。しかし、それらの両方のパラメータを用いた場合、最良の性能を得る値は、各変換器毎に異なり、又媒体表面に対するヘッド速度の関数である変換器の半径方向位置によっても異なる。更に生じるもう1つの問題は、テストにより製品仕様の範囲内であるとされた構成素子が、他の構成素子と組合わされた場合に適切に機能しなかったり、仕様標準

外と思われる構成素子が他の構成素子と組合わされて適切に機能したりする現象である。

C. 発明が解決しようとする問題点

駆動装置の全体的性能を改善し、書込電流及び ΔV （データと雑音とを判別するための単位時間当りの最小電圧変化）のファクタを変換ヘッド毎に適応させ、又種々の構成素子の特殊性にシステムを適応させるために、それらのファクタを変化させるようにした、ディスク駆動装置のチャンネル回路を提供することである。

D. 問題点を解決するための手段

本発明は、書込電流及び ΔV （データと雑音とを判別する単位時間当りの最小電圧変化）を変化させるようにした、ディスク駆動装置のチャンネル回路を提供する。これは、駆動装置の全体的性能を改善し、それらのファクタを変換ヘッド毎に適応させるために行われる。これは又、システムを種々の構成素子の特殊性に適応させる。

実施例に示されている如く、書込電流及び ΔV の閾値は両者とも8つの振幅で与えられ、トラッ

クは各データ表面上に3つの隣接する帯域に配置されている。書込動作に於ては、所与のトラック位置に於ける書込電流を最適化するために、動作シーケンスが用いられる。その書込電流は、トラックの半径方向位置、ヘッドの特性、及び記録チャンネル構成素子に適応する。ヘッドのための書込電流の最適化とともに、その最適化技術の実施中に生じるエラーの数は、装置の全体的性能との密接な相関関係を与える。多くの測定不可能なパラメータがそのような性能に影響を与えるので、全体的な性能を直接測定することは不可能である。

それから、上記電流は、内側直径に於てより低く、外側直径に於てより高い、変化する速度及び変換ヘッドの飛翔高さに適応するように、データ・トラックの半径に沿って調整するために、トラックの各帯域について変化される。飛翔高さが高いほど大きな書込電流が必要とされる。

データがトラックから読取られるときは、データとして認識された信号の振幅又は ΔV の閾値が、全体的性能を改善するために変化される。低い速

度のために解像度が低くなる内側のデータ帯域の場合よりも、大きい接線速度を有する外側のデータ帯域に於て、大きい ΔV の値が必要とされる。通常のディスク駆動装置の環境に於ては、両側にデータ表面を有する複数のディスクが用いられ、各データ表面に少なくとも1つのヘッドが用いられている。通常は、各表面に2つのヘッドを有する4つのディスクの駆動装置又は各表面に単一のヘッドを有する8つのディスクの駆動装置において、16個のヘッドが用いられている。そのような条件下で、可変の書込電流及び ΔV は、各々特定のヘッド、チャンネル回路、及びディスク媒体のデータ表面より成る、16の組合わせの各々にも適応する。

ディスク・ファイルの全体的性能におけるもう1つのファクタは、ビット・ドメイン及び読取信号の振幅の減少に伴うソフト・エラーの数の増加を許容させるデータ回復手順であり、ハード・エラーの発生を同一水準に保つことが必要である。 ΔV を可変にすることにより、上記回復シーケン

スにもう1つのデータ回復手段が加えられる。システムにとってトランスペアレントであり、何ら遅延を生じないデータの流に於けるエラーの修正後に最も通常行われる手順は、データを再び読取り、それからヘッドを各方向に幾つか増分させてシフトして再度読取る手順である。その後、より複雑な種々のエラー修正コードの前に、 ΔV の種々の増分された値を用いて、再読取を行うことができる。これは、記憶システムの能力を増大させるためのもう1つの手段を可能にする。

E. 実施例

第1図は、アクチュエータ組立体10が4つのディスク用のスピンドル駆動組立体に於ける下側2つのディスク11にアクセスしている、典型的な磁気ディスク駆動装置を示す。ハブ12上には、4つのディスクがスペーサ13により離隔されて装着されている。そのディスクの積重ねは、弾性素子15、カラー16、及び収縮リング17によりハブ12上に圧縮力で保持され、該収縮リング17は、加熱膨張されて組立てられた後の焼ばめ

によってハブ12の外側表面に対して固定されている。そのハブ/ディスク組立体は、ディスク11、ハブ12、スピンドル・シャフト18、及びスピンドル駆動モータ19のロータがベアリング20により指示されて一致して回転するように、スピンドル・シャフト18上に装着されている。

リニア・アクチュエータ・キャリッジ21は、ボビン23上に巻回されたボイス・コイルにより駆動されて、半径方向に内方及び外方へ動作する。該ボイス・コイルは、半径方向に極性付けられた永久磁石25及び磁極片26により磁界が設定される動作エア・ギャップ24に於て往復運動を行う。アクチュエータ・キャリッジ21は、該アクチュエータ・キャリッジの各側面で棒即ちレール29に係合している3対のローラ28（その1対が図示されている）により、半径方向経路に沿って案内される。2対のローラが1つの側面に於て長さ方向に相互に離隔されて配置され、1対のローラが他方の側面に於て長さ方向に上記他の2対のローラの間配置されている。各対の一方の

ローラは、キャリッジ/ローラ組立体とレール29との間の機械装置の遊び又はたるみを除くために、スプリングによりバイアスされている。

上記キャリッジ組立体は、ローラ28を担持する本体31と、ボイス・コイルと、変換ヘッド35を担持する弾性懸垂部材34がアーム33に取付けられている変換器/懸垂部材組立体とを含む。上記変換器のコイルは各々、可撓性導体37上のアーム電子モジュール36にはんだ端子38に於て取付けられている。アーム電子モジュール36は、フラット・ケーブル部分39上の導体により、ディスク駆動回路の他の部分に接続されている。又、ヘッド/ディスク組立体の内部には、ハブ12及び回転ディスク11の羽根車動作により誘起される空気の循環が生じる。空気は、ハブの内側からスペーサ13中の開孔41を経て半径方向に外方へ流れる。

第2図は、データ・チャネルに関連するディスク駆動回路モジュール及び変換ヘッドへ伝達され受取られる読取/書込信号を示す概略的ブロック

図である。アーム電子(AE)モジュール36は通常、第1図に示されている如く、アクチュエータ37上に担持されている。AEモジュールは4つの基本的な機能、即ち読取モード動作、書込モード動作、制御線選択動作、並びに安全及び診断回路動作を与える。読取モードにおいて、AEモジュール36は、ヘッド信号電圧の初期高利得増幅を与える。書込モードにおいては、該AEモジュールは、それが動作させる4つのヘッドの1つにおける書込電流を反転させ、従ってエンコードされたデータ・ビットを構成するディスク表面の交流磁化を可能にする。駆動ステージは、書込電流を、中央タップ型フェライト変換ヘッドの両側に交互に流す。AEモジュールは、読取/書込モードの他に、選択解除も可能である。このモードは、主として、データの完全性又は安全性のために用いられる。モジュールが誤って書込モードになった場合、該モジュールを選択解除すれば、その状態は除かれる。AEモジュールは又、記録されたデータを破壊する可能性のある状態をモニタ

しそして報告することにより得られる信頼性を確保するためにも用いられる。モジュール内の選択及び書込回路の状態をモニタする他に、安全機能は又、記録ヘッド及びそれに取付けられた制御線の完全性もモニタする。

A Eモジュール36の場合と同様に、A G Cモジュール44は、読取、書込、及び安全機能を与える。チャンネルが読取モードにあるとき、A G Cモジュール44は、A Eモジュール36から増幅されたヘッド信号を受取る。この信号はそれから増幅され、一定の振幅に保持され、そしてフィルタ45を経て検出モジュール46に送られる。2つの基本的な書込動作が、A G Cモジュール44、書込トリガ、及び書込電流源により行われる。エンコーダ回路からの書込データが変換されて可撓性ケーブルを経てA Eモジュール36における書込用前置駆動ステージへ送られる。もう一つの書込機能は、8つの別個の値を発生させるように3ビット（書込電流選択ビット1、2、及び3）でプログラムすることができる電流源である。この

能力は、他の記録素子の許容誤差を補償する手段を与える。A G Cモジュール44は書込モード回路を含むので、それらの回路がうまく動作しない場合には、A G Cモジュール内の書込回路をモニタし、書込電流選択線の適切な動作を確保し、そして差動読取信号線をモニタして故障状態をチェックすることによって、データの完全性を確実にするために、安全回路が組込まれている。

検出モジュール46は、増幅されたりニア・ヘッド信号を対応する一連のデジタル・パルスに変換することだけを目的として、読取モード機能だけを含む。すべての波形のピークが検出され、得られた有効データのピークを見出すために、一連のピーク・フィルタ回路が用いられる。差分 ΔV 即ち V の閾値により判別されたすべてのピークに、2つの重要な基準が適用される。それらの2つの機能を行う回路は、何らかの組合わせ論理とともに、明確なデータ・パルス列をV F Oモジュール47へ通させるために必要な、データと本質的でないピークとの間の区別を行う。検出モ

ジュール内には、検出アルゴリズムのために用いられる値を外部的に選択することを可能にする能力が設けられている。制御線即ち ΔV ビット1、2、及び3を用いて、8レベルの ΔV の振幅をプログラムすることができる。

検出モジュール46と同様に、V F Oモジュール47も、読取モード機能しか有していない。その機能は、入力データ・パルスにビット位置を割当てそしてディスク・ファイルのスピンドルと同期する読取クロックを供給することである。該V F Oモジュールはパルス列をその発振器の出力と絶えず比較している。読取モードにおいては、その比較するパルス列は読取データである。比較された各パルスの測定された位相エラーに比例する調整が発振器の周波数に行われる。サンプリングされたエラー又は応答時間当りの調整の大きさは、それが2つのモードのどちらにあるかによって決定される。実際のデータを受取る前に、V F Oモジュール47は、同期フィールドを構成する一連の一定周波数パルスを受取る。このフィールドは、

データと同時に書込まれ、実際のデータを受取るようにV F Oモジュールを準備又はセット・アップするために用いられる。同期フィールドがV F Oモジュールの入力に生じると、このモジュールは迅速同期モードに置かれる。このモジュールがそのモードにある時間の間、このモジュールは、サンプリングされた位相エラー当りの発振器の調整を最大にし、従ってこのモジュールをデータにロックするために要する時間を最小限にするように、迅速に動作する。残りの時間の間、V F Oモジュールは読取モードにある。同期フィールドの最後の部分の間、及びデータ・フィールド全体に亘って、V F Oモジュールの応答は、最適な周波数の補償が得られるように、遅くされる。

第3図に示されている調整可能な書込電流は、特定のヘッド/ディスクの組合わせについて、特定の半径方向位置に於て、書込電流の最適な値が得られるように、書込電流の8つの異なる値のいずれかを選択することを可能にする。更に、その選択された電流は指定値の5%以内である。この

許容値は、コストのかかるアクティブ・レーザ・トリミングを用いることを必要とせずに達成される。更に、この電流源は、電子カード上に発生されている精密な基準電圧を利用することにより、正確な書込電流値を与える。基準電圧は、第3図に示されている如く、調整可能な電流源の回路の2つの演算増幅器51及び52の負の入力に加えられる。

演算増幅器52は、トランジスタQ9及び抵抗R21とともに電流源を形成する。演算増幅器52—トランジスタQ9のループによりR21の両端に保たれている基準電圧が、トランジスタQ9に電流をセットする。この電流は、環境的に安定であり、2.5%精密基準電圧及び1%抵抗許容値の関数にすぎない。それから、トランジスタQ9に於ける電流と同じ電流がトランジスタQ10乃至Q14にも流れる。基本電流値として知られるこの電流は、トランジスタQ9に於ける電流の5倍である。

演算増幅器51及びトランジスタQ1は、抵抗

ΔV 電圧は、基本値と、増分値との2つの成分に分けられる。 ΔV の基本電圧は、 ΔV の最小所望値を表わす。 ΔV の増分値は、 ΔV の基本電圧に加えられる加算を表わし、それは3ビットのデジタル制御バスを介して動的に変化される。第4図は、2Vの基準電圧を分圧するために抵抗R11及びR12を用いて発生された基本電圧を示している。その電圧は、モジュール・ピン56において、モニタ又は修正される。増幅器57は、その基本電圧をバッファし、増幅器58、トランジスタQ5及びQ6、並びに抵抗R14及びR15により構成された相互コンダクタンス増幅器にそれを供給する。その結果得られた電流が ΔV 検出回路における抵抗RDELの両端で電圧降下を生じて、 ΔV の基本電圧を生じる。トランジスタQ5及びQ6のエミッタ領域は同一であり、装置のエミッタ抵抗も同一であり、従ってトランジスタQ5及びQ6には同一のコレクタ電流が流れる。抵抗R14と抵抗RDELとの比が4対1であるので、抵抗RDELの両端に発生された電圧は、

R20により決定されるもう1つの電流源を形成する。ステップ電流として知られるこの電流と同じ電流がトランジスタQ2乃至Q8にも流れて、3つの2進値で重み付けされた環境的に安定な電流が生じる。これらの3つの電流は、3つの受信器M3、M4、及びM5により作動される、トランジスタQ15乃至Q23を用いて形成された3つの差動スイッチによってスイッチングされる。3つの2進値で重み付けられた電流の可能な組合わせにより、8つの電流レベルが得られる。3つの差動スイッチの出力は、基本電流値とともに、トランジスタQ24乃至QNより成る出力ミラー中に駆動される。その出力ミラーは、2進値で重み付けられた電流と基本レベル電流との合計に大きな数を乗じて、所望の書込電流値を得る。

第4図は、調整可能な ΔV のパラメータのために用いられる回路の詳細なブロック図を示す。 ΔV 検出回路55は、抵抗RDELの両端の電圧VDELを感知する。 ΔV 電圧をセット・アップするために、2Vの2.5%基準電圧が用いられる。

増幅器58の入力に加えられた電圧の4分の1である。このオフセット電流は、抵抗RDELの両端の電圧をモニタしながら、モジュール基板抵抗RSUB1をレーザ・トリミングすることにより制御される。

増分電圧は、2Vの基準電圧を分圧するために抵抗R1及びR2を用いて発生される。増幅器59は、その増分電圧をバッファし、増幅器60、トランジスタQ0、Q4C、Q2C、及びQ1C、並びに抵抗R4、R5、R5/4、及びR5/2により構成された相互コンダクタンス増幅器にそれを供給する。トランジスタQ0、Q4C、Q2C、及びQ1Cの相対エミッタ領域は各々1、4、2、及び1であり、エミッタ抵抗の逆数は同じ比率であり、それらの装置のコレクタ電流はエミッタ領域と同一の比率である。相互コンダクタンス増幅器の電流源のトランジスタQ4C、Q2C、及びQ1Cの各々の上の差動変換器対は、それらの電流が、TTL-ECIL変換器を通された論理信号によってターン・オン又はターン・オフされ

ことを可能にする。それらの電流は2進的に4、1の比率を有している。組合わされた電流の大きさはデジタル・バス上の3ビットの2進数の大きさを有している。トランジスタQ4A、Q2A、及びQ1Aのコレクタに於ける組合わされた電流と同じ電流が、トランジスタQ3A、Q3B、Q3C、及びQ3D並びに抵抗R6及びR7に流れ、又トランジスタQ7A、Q7B、及びQ7C並びに抵抗R8及びR9にも流れて、抵抗RDELの両端で電圧降下を生じる。抵抗R4と抵抗RDELとの比率は20対1であるので、2進1のデジタル制御入力に対してRDELの両端に発生された電圧は抵抗R1及びR2の抵抗分割回路により加えられた電圧の20分の1である。すべて1の2進入力で、 ΔV の増分電圧に於ける7つの増分迄得ることができる。この回路のオフセット・エラーは、増幅器60の入力に加えられたオフセット電流によって零にされる。このオフセット電流は、RDELの両端の電圧をモニタしながら、モジュール基板抵抗R SUB2をレーザ・

トリミングすることにより制御される。

ヘッド毎及びトラック毎にセット及びリセットできる可変の書込電流値及び可変の ΔV の値を得られることによって、性能を改善するために製造中にテスト及び調整を行う。従来は不可能であった技術が可能となる。この技術は、すべてのヘッド/媒体の組合わせを最適化するために用いることができ、又は後述する如く、性能の低い構成素子の組合わせを許容レベルにすることにより、必要な性能の仕様を満たす装置の比率を増加させて、スループットを増加させるために、資格テストとして用いることができる。その資格テストは、単一の構成素子又は単一のディスク・ファイルのエラー性能をより正確に検出する。より正確なテスト・データは、より厳密な構成素子の性能の仕様を可能にすることにより歩留りを改善し、不良として測定された良好な構成素子の廃棄を減少させることによりコストを改善し、そして良好として測定された不良な構成素子をより多く検出することにより品質を改善する。そのテストは、好まし

くない信号対雑音比、隣接トラックの干渉(スキーズ)又は他のファクタから生じるか否かに拘らず、好ましくないエラー性能を検出する。

次に、特定のテスト及び最適化のシーケンスを示す。ヘッドの変化する接線速度及び可変の飛翔高さに反映される、回転中心からのヘッドの距離による変動に適応するために、データ・トラックは、隣接するトラックの3つの帯域、即ち半径が最小である内側帯域、中間帯域、及び外側帯域に分割されている。内側帯域は最も重要であり、従ってテスト及び最適化技術は、内側帯域のトラックに於て書込電流及び ΔV の両方について行われる。書込電流又は ΔV の最適値が内側帯域のテスト・トラックに於て設定されると、中間帯域及び外側帯域のトラックに対応する設定が成される。次の表に示す値は、各々書込電流又は ΔV を選択する、3ビット信号の0乃至7の設定である。

表 I

中間及び外側帯域のための
書込電流の選択

内側帯域の 最適値	対応する設定	
	中間帯域	外側帯域
6	7	7
5	6	7
4	5	6
3	4	5
2	3	4
1	2	3
0	1	2

表 II

中間及び外側帯域のための
 ΔV の選択

内側帯域の 最適値	対応する設定	
	中間帯域	外側帯域
5	6	7
4	5	7
3	4	6
2	3	5
1	2	4
0	1	3

各々少なくとも2つの中間トラックにより離隔されている、内側帯域内の5つのトラックの各々にテスト情報が書き込まれる。旧情報、新情報、及びスキーズ情報は各々、次の如く、トラック上のデータ・フィールドの全長に書き込まれそして反

3. 最悪の4つのセクタに関連するエラーを除く。残りのエラーを数える。

4. ステップ1、2、及び3を2回反復し、全部で3回反復する。

5. 教えられたすべてのエラーを合計する。

次に述べる ΔV テスト・シーケンスは、テスト情報を書き込まれたトラックの各々について反復して行われる。

1. 新情報パターンを30回読取り、各セクタの故障の数を記録する。現在の ΔV を用いる。

2. 各トラック上の最悪の4つのセクタに関連するエラーを除く。残りのエラーを数える。

上記テスト・シーケンスのいずれに於ても、エラー・カウントの合計が零であれば、エラー・カウントを1に増分する。これは、制御アルゴリズムに於て零エラーによる割算が生じないようにする。

第5図は、書き込み電流及び ΔV の値を最適化するための制御技術及びシーケンスを示す。そのシーケンスは、ヘッドが初期のカットに失敗した場合

復される、3つの情報パターンである。

パターン	位置
1. 旧情報	オン・トラック+2ミクロンのヘッド・シフト
2. 旧情報	オン・トラック-2ミクロンのヘッド・シフト
3. 新情報	オン・トラック
4. スキーズ情報	オン・トラック-1ミクロンのヘッド・シフト
5. スキーズ情報	オン・トラック+1ミクロンのヘッド・シフト

書き込み電流テスト・シーケンスは、テスト情報を書き込まれた5つのトラックの各々についてステップ・シーケンスを繰返して行われる。

1. 上述の如く、情報パターンを書き込む。現在の書き込み電流を用いる。

2. 新情報パターンを10回読取り、各セクタの故障の数を記録する。現在の ΔV を用いる。

に、常に書き込み電流を最適化する。 ΔV は、書き込み電流の最適化が必要な仕様以上にヘッドを改善しない場合にだけ、最適化される。

テストは、書き込み電流及び ΔV の初期設定を用いてイニシエートされる。第1書き込み電流テスト・シーケンスの間のエラーの合計が指定された高い値を超えた場合には、そのヘッドは直ちに不良品とされ、上記エラーの合計が第2の所定の合計以下である場合には、そのヘッドは直ちに合格品とされて、更にテストされない。それらのいずれの状態も生じない場合には、エラー数が前のテスト・シーケンスよりも減少を示さなくなる迄、書き込み電流が増分されて、ヘッドのテストが反復される。それから、エラー・カウントが減少しなくなる迄、書き込み電流が減分されて、テスト・シーケンスが反復される。それから、ヘッドのための電流が最終値に設定され、最後のエラー・カウントが第2の所定の合計よりも少ない場合に、ヘッドが合格品とされて、テスト・シーケンスが停止される。

書き込み電流最適化テスト・シーケンスの終りに、

ヘッドが仕様を満たしていない場合には、数えられたエラー数が前シーケンスよりも少なくなるまで、 ΔV が減分され、 ΔV テスト・シーケンスが行われて、ステップが反復される。それから、エラーの合計が次の前のテスト・シーケンスよりも減少しなくなるまで、 ΔV が増分され、テスト・シーケンスが行われて、ステップが反復される。 ΔV の最適化された値におけるエラー数が、仕様を満たすヘッド/媒体の組合わせを示す第3の所定の数と比較され、エラー・カウントがそのような数を超えた場合には、ヘッドは不良品とされ、エラー・カウントがそのような数よりも少ない場合には、ヘッドは必要な仕様を満たす合格品とされる。

重要な読取モードのパラメータを変化させることができることは又、データの修正及び回復の手順に於ける有効な手段としても用いられる。記憶媒体から読取られた直列データの処理は、初期のエラーを識別及び修正する手順を含み、その手順はデータの流れを中断せずにエラー状態を識別し

て適切に修正することができ、従ってシステムにとってトランスペアレントである。

より複雑なエラー状態には、データ回復手順を呼出すことが必要である。これは、エラーが修正されて、その手順が停止され、又は手順の全ルーチンが続けられて、困難な回復不可能なエラーが識別されるまで行われる、多数のステップより成る手順である。今日の装置は高い信頼性を有しており、データ回復手順を使用する必要はめったにないが、装置の適度な性能は、エラーがデータを読取るために「困難」な回復不可能な故障にならないように、偶発的なエラーを回復及び修正することができることに依存する。又、極めて重要なユーザのデータを回復するために工場が最終的に介入することなく、装置がそれ自体の能力によってデータを回復できることも重要である。

可変の ΔV の使用は、もう1つのデータ回復手段を与える。可変の ΔV の検出パラメータをデータ回復手順の一部として再読取動作と組合わせて用いることは、他のデータ回復手順のステップを

補足して最も有効なものにするために用いられる。データ回復手順の種々のステップは、時間的シフト又は振幅のエラーのいずれの回復をも目的としている。 ΔV ステップは、振幅のエラーからの回復のためのもう1つの技術である。

第6図の流れ図は、増加された ΔV を用いた再読取及び減少された ΔV を用いた再読取のステップによるデータ回復手順のステップを示している。新しく計算されたエラー修正コード(ECC)値とデータを用いて書込まれたものとの不一致によるエラーが検出されると、データ回復手順がインシエートされる。回復手順のステップは、通常、漸進的により複雑になり、しばしばより長い時間を要して、通常はより大きいエラー回復能力を有するように配列されている。初期の手順は、単にデータを多数回再読取することであり、これは続くサイクル中には存在していないかも知れない雑音の如きランダム・エラー状態を克服することができる。次の手順は、通常は、2重バーストECCを用いた再読取の後に、初めにヘッドを一方の

半径方向にシフトさせ、次に他方の半径方向にシフトさせて再読取のステップを行うことである。ECC値の不一致が続く場合には、可能性のある不足ビット・エラーからの回復を行うように低下されたプログラム可能な ΔV の値を用いて再読取が行われる。次に、可能性のある余分ビット・エラーからの回復を行うように増加された ΔV の値を用いて再読取が行われる。回復が達成されなかった場合には、すべてのステップが行われる迄、上記手順が続けられる。エラーが困難なエラーとされて報告されるのは、手順全体が実行された後である。

構成素子の設計限界に近い単一の変換ヘッドを正確にテストできることが重要である。良好な及び不良な構成素子をより正確に分類することができる。テスト仕様を、設計限界により近く設定することができる。これは、テスト仕様により小さい余裕しか必要とせず、より正確なテストを行えることを意味する。実際の性能との相関関係に対して従来行われた、より好ましくないテストは、

テストの余裕を更に必要としたことを意味する。今日、より厳密な相関関係を用いることにより、余裕を減少させることができ、製造された製品全体の質が影響を受けない。それとともに、製品の歩留りを改善して、コストを低下させ又は装置の競争力を高め、域はその両方を達成することができる。

実際のテストは、ディスク・ファイル開発中の精密テストに於て行われるテストと同様である。初めに、正規の位置から各半径方向にヘッド位置をずらせてデータ・パターンを書込むことにより、2帯域の旧情報が書込まれる。次に、データ・パターン（通常はもう1つのランダム・パターン）が正規のオン・トラック位置に書込まれる。それから、ヘッドが次のトラックにアクセスされ、データ・トラックの方へずらされ、第3のランダム・パターンが書込まれる。これを、スキーズ・トラックと呼ぶ。反対側にも、もう1つのスキーズ・パターンが書込まれる。それから、データ・トラックのエラー率がオン・トラック位置から測

トラックの軌端中に部分的に突出して、通常のディスク・ファイル動作の如く、データを部分的に消去したり、更に干渉を書込んだりする。スキーズ・トラックをデータ・トラックにより近く書込むことにより、通常のディスク・ファイル動作に於て生じるよりもずっと少ないトラックの誤った整合がシミュレートされる。これは、故障機構のテストを短かいテスト時間で可能にする。幅の広いヘッドは、通常の信号対雑音比の条件の下で、隣接トラックからの圧迫されたスキーズを用いてテストされる。通常の又は良好な信号対雑音比の性能を有するヘッドはより大きなスキーズの干渉に耐えることができるので、これはヘッドのための妥当なテストであることが解った。幅の仕様の範囲内にあっても、品質及び効率の悪いヘッドは不良品とされることがあり、幅が広すぎても、効率の良いヘッドは合格品とされることがある。従って、このテストは、最大トラック幅を幾分不定にはするが、ディスク・ファイルの実際の性能を測定する。

定される。より好ましい統計を得るために、その読取が同一トラック上で反復され、そしてエラー性能の代表平均が得られるように、セクタ・サーボの実施のための4つの型のサーボ・トラックの各々、又はサーボ専用の隣接するトラックを表わしている、他の3つのトラックに於て、書込及び読取が反復される。典型的な駆動装置に於ては、極めて良好なヘッドの実際のエラー率を測定する必要はなく、境界上のヘッドだけを測定すればよいので、その手順は短時間しか要しない。ECC及び自動的回復が見掛けのエラー率を著しく改善するので、許容される末処理のエラー率が著しく高いことがある。

ヘッドの幅が狭い場合には、スキーズ・トラックがデータ・トラックからかなり離れており、通常のディスク・ファイル動作において生じる悪影響は少ししかない。従って、ヘッドは、通常のディスク・ファイル動作に於て見られるものと同じ型の干渉に関してテストされる。幅の広いヘッドの場合には、スキーズ・トラックがデータ・

磁気変換ヘッドのテストの殆どは、ディスク・ファイルの性能に対して弱い相関関係しか有していない。構成素子が許容されるか否かを曖昧にする妥協が仕様において成される。構成素子の測定不可能な多くのパラメータは、エラー率に影響を与えることはあるが、磁氣的振幅テストに合格するヘッドの性能にはそれ程影響を与えない。エラー率のテストの使用は、製品に用いられているデータ転送チャネルを用いてヘッド又はディスクの構成素子をテストすることを可能にする。従って、磁気変換ヘッドのテストに於ける性能に影響を与える小さなファクタを識別することはできないが、それらの影響はエラー率の測定に直接含まれている。従って、振幅測定システムを用いた場合よりも、より正確にディスク・ファイルの性能を予測することができる。

実際のディスク・ファイルのエラー率は、幾つかのファクタにより、テストされたヘッドのエラー率とは幾分異なっている。その1つのファクタは、磁氣的なエラー率のテストが標準のディスク

を用いて行われることである。ディスク・ファイルにおいて、用いられるディスクは異なることがあり、異なる性能を有することがある。もう1つの相違は、ディスク・ファイルに於ける雑音レベルが個々に僅かに異なることがあり、同じヘッドの性能に於て或る程度の相違を生じる。実際の装置の環境において、ディスク・ファイルは、平均的なディスク・ファイルのエラー率を示すスループットの仕様を有することがある。平均的なディスク・ファイルのエラー率は、ディスク・ファイル全体の各表面上の構成素子の間における、及び各表面全体に亘るエラー率の変動に依存する。略最悪の場合の構成素子に於ては、半径に伴う性能の勾配による変動は、単一シリンダ・テスト・データを用いて行われた予測と余り異ならない。これは、多くのディスク・ファイルに於て、内側半径がエラー率の殆どを占めるためである。内側半径に於けるエラー率に基く全体的予測はかなり正確である。ディスク・ファイルの性能の予測に於て、いずれのヘッド・テストも完全には正確でな

いが、磁気的エラー率テストは、以前のテストよりも正確である。

F. 発明の効果

本発明によれば、駆動装置の全体的性能を改善し、書込電流及び ΔV （データと雑音とを識別するための単位時間当りの最小電圧変化）のファクタを変換ヘッド毎に適応させ、又種々の構成素子の特殊性にシステムを適応させるために、それらのファクタを変化させるようにしたディスク駆動装置が得られる。

4. 図面の簡単な説明

第1図は主要な機械素子を示している典型的な磁気ディスク記憶装置の縦断面図、第2図はディスク駆動装置のデータ・チャネルに関連する電子モジュール並びに読取及び書込動作モードを示す概略的ブロック図、第3図は可変書込電流を発生させるために用いられるAGCモジュール回路を示す図、第4図は可変の ΔV の値を発生させるために用いられる検出モジュール回路を示す図、第5図は可変の書込電流及び可変の ΔV の値を最適

化するための手順を示す流れ図、第6図は ΔV の増加又は減少された値を用いる再読取を含むデータ回復手順を示す流れ図である。

10・・・アクチュエータ組立体、11・・・ディスク、18・・・スピンドル・シャフト、19・・・スピンドル駆動モータ、21・・・リニア・アクチュエータ・キャリッジ、24・・・動作エア・ギャップ、25・・・永久磁石、26・・・磁極片、28・・・ローラ、29・・・棒即ちレール、33・・・アーム、34・・・弾性懸垂部材、35・・・変換ヘッド、36・・・アーム電子(AE)モジュール、37・・・可換性導体、39・・・フラット・ケーブル部分、44・・・AGCモジュール、46・・・検出モジュール、47・・・VFOモジュール、51、52・・・演算増幅器、55・・・ ΔV 検出回路。

訂正図面

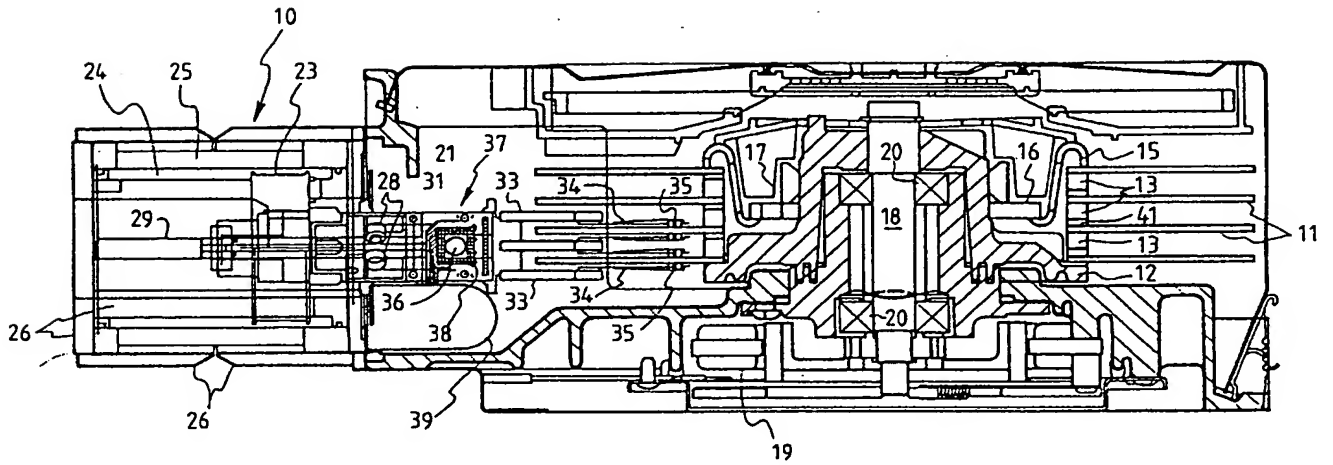


FIG. 1

FIG. 2

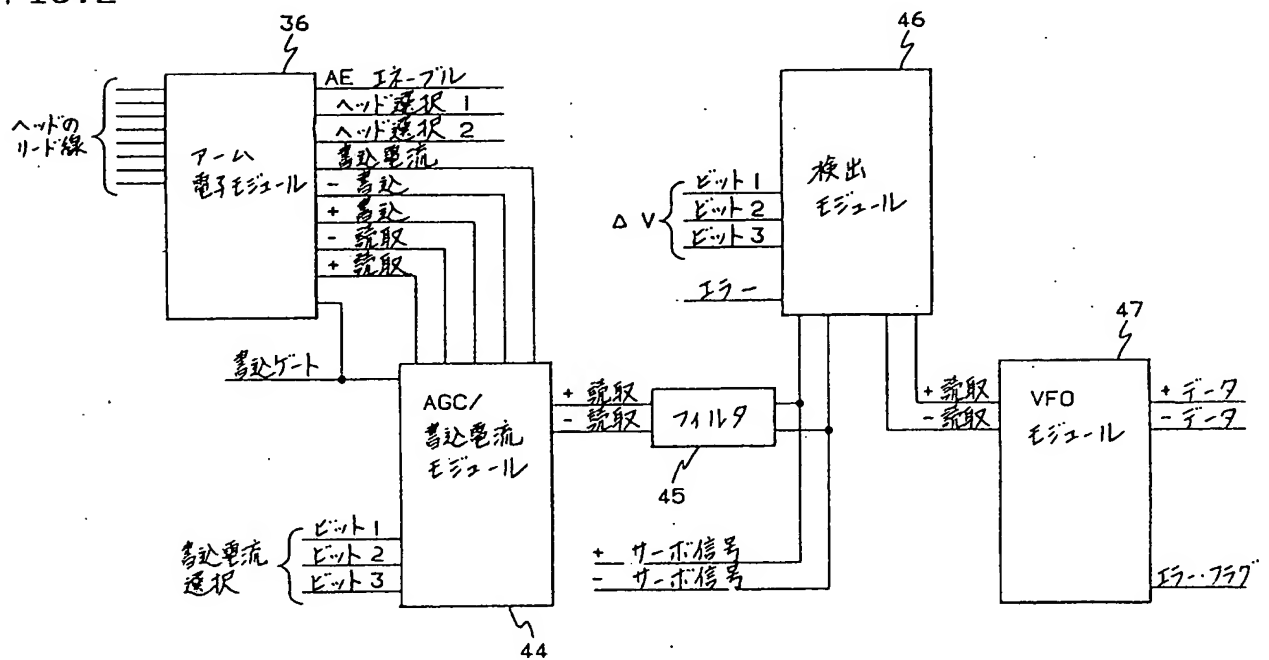


FIG. 3

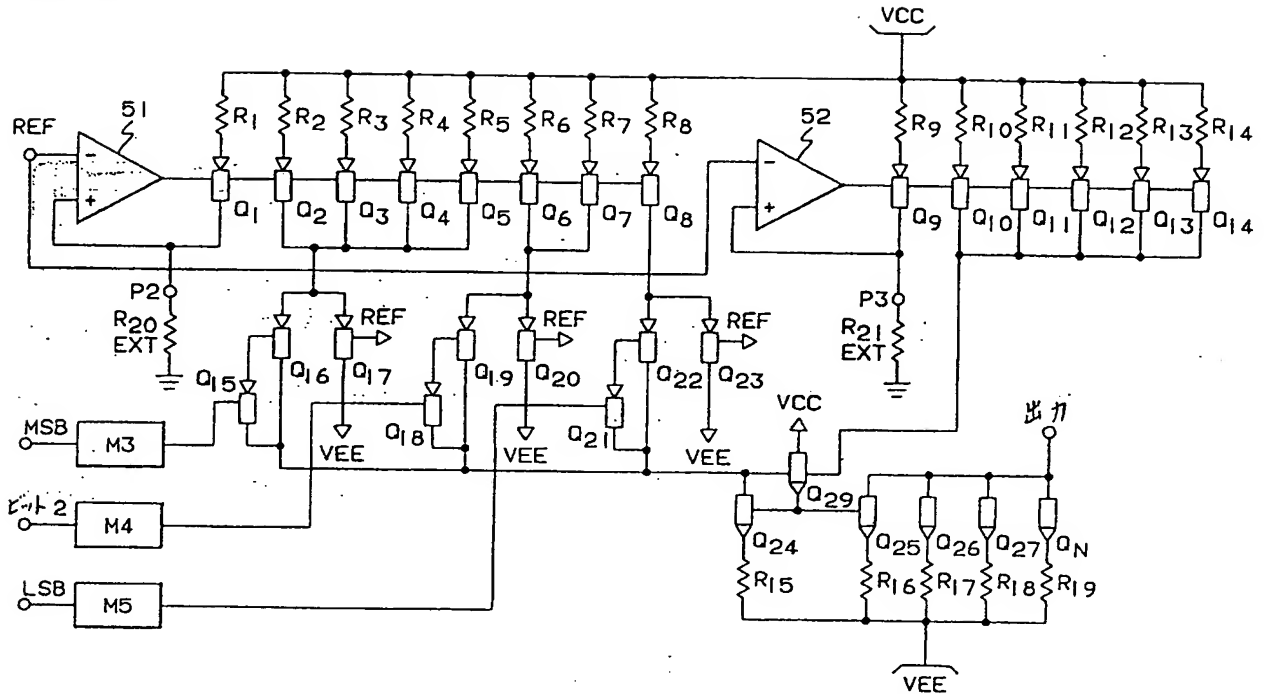
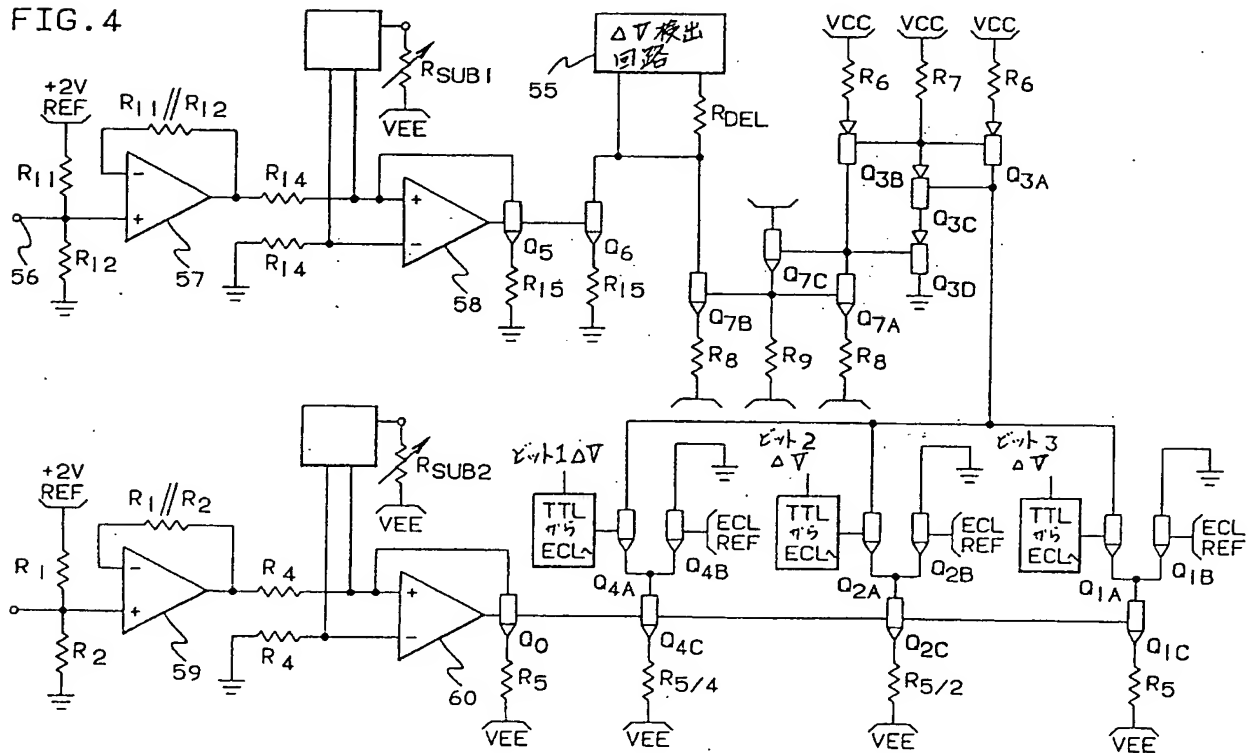


FIG. 4



第1頁の続き

- | | | |
|------|--------------------|---|
| ⑦発明者 | アール・アルバート・カニンガム | アメリカ合衆国ミネソタ州ロチェスター、ノースウエスト・サーティーンズ・アベニュー2429番地 |
| ⑦発明者 | リチャード・カシミール・ジャオスキー | アメリカ合衆国ミネソタ州ロチェスター、サウスウエスト・リジエント・レーン2211番地 |
| ⑦発明者 | グレゴリー・ジョン・カーウイン | アメリカ合衆国ミネソタ州ロチェスター、ウットヒル・コート627番地 |
| ⑦発明者 | デイーン・カーチス・パーマー | アメリカ合衆国ミネソタ州ロチェスター、ノースイースト・ナインティーンズ・アベニュー1031番地 |
| ⑦発明者 | ジェフレイ・ラルフ・ロープク | アメリカ合衆国ミネソタ州バイロン、ノースイースト・フォース・アベニュー407番地 |

手 配 補 正 書 (方式)

昭和62年8月7日

特許庁長官 小 川 邦 夫 殿

6. 補正の対象

図面

7. 補正の内容

第1図を別紙訂正図面のとおりに補正する。

1. 事件の表示

昭和62年 特許願 第110900号

2. 発明の名称

データ記憶装置

3. 補正をする者

事件との関係 特許出願人

住 所 アメリカ合衆国10504、ニューヨーク州
アーモンク (番地なし)

名 称 インターナショナル・ビジネス・マシーンス・コーポレーション
(709)

4. 代 理 人

住 所 郵便番号 106
東京都港区六本木一丁目4番34号
第21森ビル
日本アイ・ビー・エム株式会社内
Tel(代表) 585-4921

氏 名 井理士 岡 田 次
(8172)



5. 補正命令の日付

昭和62年7月28日

